

**(54) MOUNTING OF SEMICONDUCTOR ELEMENT**

(11) 1-310551 (A) (43) 14.12.1989 (19) JP

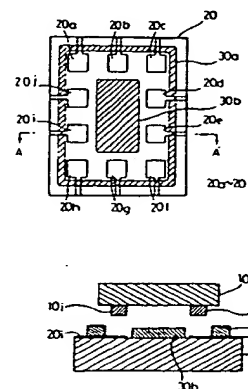
(21) Appl. No. 63-142207 (22) 8.6.1988

(71) KONICA CORP (72) SHIGEO MAEDA(1)

(51) Int. Cl. H01L21/60//H05K3/34

**PURPOSE:** To enable a semiconductor element to be mounted on a substrate with high reliability by a method wherein conductive bumps are provided on the electrode parts of the semiconductor element and then the regions excluding the contact parts between the electrode pattern and the bumps are coated with bonding resin to be set so that the bumps and the electrode patterns may be brought into contact with one another.

**CONSTITUTION:** When a semiconductor element 10 is bonded onto a substrate 20 by bonding resin 30a, 30b and pressurization, the regions excluding the contact parts between electrode pattern 20a to 20j and bumps 10e, 10i on the substrate 20 are coated with the bonding resins 30a, 30b. Then, the bonding resins 30a, 30b are to be set after pressure bonding the semiconductor element 10 and the substrate 20 to each other to bring the bumps 10e, 10i on the substrate 20 into contact with the electrode patterns 20a to 20j. Consequently, the bonding resins 30a, 30b do not exist in the contact parts between the bumps 10e, 10i and the electrode patterns 20a to 20j so that the contact resistance may not be increased. Through these procedures, the semiconductor element can be mounted with high reliability.

**(54) SEMICONDUCTOR SUBSTRATE**

(11) 1-310552 (A) (43) 14.12.1989 (19) JP

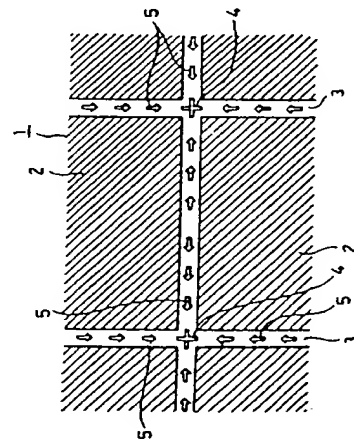
(21) Appl. No. 63-142239 (22) 9.6.1988

(71) MITSUBISHI ELECTRIC CORP (72) MASATOSHI YASUNAGA

(51) Int. Cl. H01L21/66

**PURPOSE:** To enable the specific patterns to be detected easily for cutting down the detection time by a method wherein auxiliary patterns are arranged around the specific patterns for detecting positions.

**CONSTITUTION:** Multiple auxiliary patterns 5 formed into arrow shape indicating the directions of existing patterns 4 are respectively arranged around the specific patterns 4 for detecting positions. Within a semiconductor substrate in such a constitution, when the specific patterns 4 for detecting positions are to be detected by a microscope or a camera, the auxiliary patterns 5 can indicate the directions of the existing specific patterns 4 by scanning the main surface 1 on the semiconductor substrate in the directions indicated by the auxiliary patterns 5. Through these procedures, the positions of the specific patterns 4 can be easily detected using the auxiliary patterns 5 as marks.

**(54) SEMICONDUCTOR WAFER TREATING DEVICE**

(11) 1-310553 (A) (43) 14.12.1989 (19) JP

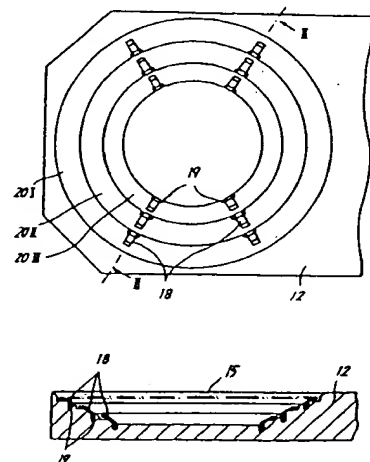
(21) Appl. No. 63-142073 (22) 9.6.1988

(71) FUJI ELECTRIC CO LTD (72) SHINJI KIYOFUJI

(51) Int. Cl. H01L21/68, H01L21/205, H01L21/302, H01L21/31

**PURPOSE:** To make it possible to deliver wafers safely and reliably without applying an unreasonable impact load to the wafers by a method wherein elastic buffer members are installed on a wafer receiving surface, on which the wafers are placed, on a tray-shaped wafer stage mounted on a handling mechanism.

**CONSTITUTION:** Elastic buffer members 18, which are used as spring members, are ready-installed on a wafer receiving surface on a wafer stage 12 and when a wafer holding mechanism is made to descend from the upper direction in a state that a handling mechanism mounted with semiconductor wafers 15 is stood by here, the members 18 are deflected at a point of time when a static chuck is landed on the wafers 15 to absorb and relax an impact to be applied to the wafers. Moreover, in this case, even of the attitudes of the wafers 15 placed on the stage 12 are a little slanted, the attitudes of inclination of the wafers 15 are automatically corrected and the wafers are abutted on the chucking face of the chuck in parallel to the chucking face. Thereby, the wafers 15 are reliably attracted and delivered to the chuck by applying a voltage to the chuck.



⑫ 公開特許公報(A) 平1-310553

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)12月14日

H 01 L 21/68  
21/205  
21/302  
21/31  
21/68

N-7454-5F  
7739-5F  
B-8223-5F  
F-6824-5F  
R-7454-5F

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 半導体ウエハ処理装置

⑯ 特 願 昭63-142073

⑰ 出 願 昭63(1988)6月9日

⑱ 発 明 者 清 藤 真 次 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社  
社内

⑲ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 山 口 巖

明 細 書

1. 発 明 の 名 称 半導体ウエハ処理装置

2. 特 許 請 求 の 範 囲

(1) 半導体ウエハを室内の定位置に保持するウエハ保持機構を装備したプロセス反応室と、該プロセス反応室に対し室外より搬出入操作して前記ウエハ保持機構との間で半導体ウエハの受け渡しを行うハンドリング機構とを具備した収容処理方式の半導体ウエハ処理装置において、前記ハンドリング機構に搭載したトレー状のウエハステージに対し、半導体ウエハを載せるウエハ受け面に弾性緩衝体を設置したことを特徴とする半導体ウエハ処理装置。

(2) 請求項1に記載の半導体ウエハ処理装置において、ウエハ保持機構に組み込まれた静電チャックに対し、そのチャック面側に静電チャックのウエハ保持力よりも弱い力でウエハを離脱方向に押圧付勢するウエハ離脱用ばね部材を備えていることを特徴とする半導体ウエハ処理装置。

3. 発 明 の 詳 細 な 説 明

(産業上の利用分野)

本発明は、半導体ウエハ(以下「ウエハ」と呼称する)に対しプラズマCVDなどのプロセス処理を行う半導体ウエハ処理装置に関する。

(従来の技術)

既記した半導体ウエハ処理装置として、第4図に示すような収容処理方式の半導体ウエハ処理装置が同じ出願人より特願昭62-278746として既に提案されている。

次に上記半導体ウエハ処理装置の概要を説明すると、図において1はプロセス反応室であり、該室の下部には、プロセス処理手段として導波管2を介してマグネトロン3が接続され、かつ外周に励磁コイル4を配したプラズマ生成室5が構成されており、かつ該プラズマ生成室5に対向してプロセス反応室1の室内上部には静電チャックを組み込んだウエハ保持機構6が配備されている。このウエハ保持機構6はチャック保持具の下端に静電チャックを取付けたもので、ベローズ7を介して室外に引出したチャック保持具の軸端が図示さ

れてない昇降駆動機構に伝動結合されている。

一方、プロセス反応室1の側方には真空仕切弁を介して第1、第2のロック室8、9が連なり、かつ第2のロック室9には外部から搬入したウエハを一時的に受容保持する中継受け渡し機構10が、また第1のロック室8には前記ウエハ保持機構6、および中継受け渡し機構10との間でウエハの移送、受け渡しを行うハンドリング機構11が配備されている。このハンドリング機構11はフロッグアーム式のメカニカルパンタグラフ型ロボットであり、その先端ハンド部に取付けたトレー状のウエハステージ12を水平、上下方向に移動操作する。なお、プロセス反応室1、第1ロック室8、第2ロック室9は真空排気系13に接続して真空状態に維持されている。

また第2ロック室9に対向して室外側にはクリーンベンチ14を備えており、ここにウエハ15を受容したカセット16と前記中継受け渡し機構10との間でウエハ15の移送、受け渡しを行う別なハンドリング機構17が設置してある。

位置に上昇復帰し、ハンドリング機構11は第1ロック室8の室内に退避して再び真空仕切弁を閉じる。これによりウエハのローディングが済み、この状態でプラズマCVD等のプロセス処理を行う。

一方、ウエハのプロセス処理が済みと、前記したローディング操作とは逆な順序で処理済みのウエハがウエハ保持機構6よりハンドリング機構11のウエハステージ12へ受け渡され、さらに第1、第2ロック室を経て室外に待機しているカセット16に収容される。

(発明が解決しようとする課題)

ところで、前記した半導体ウエハ処理装置において、ウエハ保持機構6とハンドリング機構11のウエハステージ12との間でウエハ15を受け渡す過程で、両者間の位置決めが多少でもずれがあると、ウエハ15の受け渡しが確実に行われず、例えば下方に待機位置しているウエハハンドリング機構のウエハステージに対し、ウエハ保持機構の下降ストロークがオーバーランすると、ウエハが静電チャックとウエハステージとの間に押圧されて

次に前記装置によるウエハの搬送、プロセス処理について説明すると、まず未処理のウエハを受容したカセット16を所定位置にセットし、ここからハンドリング機構17の操作で一枚ずつ取出したウエハ15を真空仕切弁を開いた第2ロック室9の中継受け渡し機構10に受け渡し、再び真空仕切弁を閉じて室内を真空排気する。続いて第1ロック室8と第2ロック室9との間の真空仕切弁を開き、ハンドリング機構11の操作でウエハ15を第2ロック室9より第1ロック室8に取り込んだ後に再び真空仕切弁を閉じる。次にプロセス反応室1と第1ロック室8との間の真空仕切弁を開き、ハンドリング機構11の操作によりウエハ15をウエハステージ12に載せたまま室内側に設置したウエハ保持機構6の真下位置に移動する。続いてウエハ保持機構6を下降操作し、静電チャックのチャック面がウエハステージ12に載っているウエハ15に着地したところで停止し、ここで静電チャックの電極に電圧を印加してウエハ15を静電チャックに吸着保持させる。その後ウエハ保持機構6は再び定

破損したり、またウエハステージに当たったウエハの姿勢が傾いているとウエハ保持機構へ受け渡す際に静電チャックへの吸着が不確実となって受け渡しミス招くなどのトラブルが発生することになる。

このためにウエハ保持機構6、ハンドリング機構11などの機器には極めて高い位置決め精度が要求されるが、高い位置決め精度の機能を持たせるためには機器のコストが大幅に高くなる他、実際に現地で半導体ウエハ処理装置を組み立てる際に行う機器相互間の連繋位置合わせの調整作業が極めて厄介である。

また別な問題として、ウエハ保持機構6に採用した静電チャックは、ウエハの切り離しに際して電極への電圧印加を停止してもしばらくは残留電荷による静電吸着力が作用する。このために電極への電圧印加低下後に時間を待たずにウエハを静電チャックから離脱させる方法として、従来ではウエハの背後から窒素など加圧ガスをブローしてウエハを強制離脱させる方法を実施しているが、

このガスブローによる離脱方式では、その部度ブローガスがプロセス反応室内に吐き出されるので室内の真空度が低下する他、ガスブローに伴ってウエハ周辺部材から塵埃が飛散し、ウエハの処理面を汚損させるおそれがある。

本発明は上記の点に、かんがみ成されたものであり、前記したウエハ受け渡し過程でのトラブル発生を防止し、多少の位置決め誤差分も吸収してハンドリング機構とウエハ保持機構との間で安全、かつ確実にウエハ受け渡しが行えるようにして前記課題の解決を図った半導体ウエハ処理装置を提供することを目的とする。

(課題を解決するための手段)

上記課題を解決するために、本発明の半導体ウエハ処理装置においては、ハンドリング機構に搭載したトレー状のウエハステージに対し、半導体ウエハを載せるウエハ受け面に弾性緩衝体を設置して構成するものとする。

また、プロセス反応室内に設置のウエハ保持機構に組み込まれた静電チャックに対し、そのチャ

ック面側には静電チャックのウエハ保持力よりも弱い力でウエハを離脱方向に押圧付勢するウエハ離脱用ばね部材を備えることよい。

(作用)

上記構成のようにウエハステージ上のウエハ受け面にばね部材としての弾性緩衝体を設置しておき、ここにウエハを載せたハンドリング機構の待機状態で上方よりウエハ保持機構を下降させると、静電チャックがウエハに着地したところで弾性緩衝体が受けてウエハに加わる衝撃を吸収緩和するように働く。またこの場合に、ウエハステージ上に載っているウエハの姿勢が多少傾いていても、ウエハの傾き姿勢を自動修正して静電チャックのチャック面へ平行に当接するようになる。したがってここで静電チャックに電圧を印加することにより、ウエハが静電チャックへ確実に吸着して受け渡される。なお、前記した弾性緩衝体はウエハの各種サイズに対応できるようあらかじめ複数組設けておくのがよい。

また、ウエハ保持機構の静電チャックに設けた

ウエハ離脱用ばね部材は、ウエハを静電チャックに吸着保持させた状態で電圧印加を停止すると、残留吸着力に抗してばね力でウエハを強制離脱させるように働く。しかもばね力でウエハを強制離脱させることにより、従来のガスブロー離脱方式で問題となっていたプロセス反応室の真空度への影響、塵埃によるウエハの汚損などのおそれは一切生じることがない。

(実施例)

第1図、第2図はハンドリング機構に装備したウエハステージに対する本発明実施例の構成を示す平面図、断面図、第3図はウエハ保持機構に組み込まれた静電チャックに対する本発明実施例の構成図を示すものである。

まず第1図、第2図において、12はトレー状のウエハステージであり、第4図に示したハンドリング機構11に搭載してウエハ15を搬送するものである。ここでウエハステージ12におけるウエハ受け面に対し、周上4箇所には符号18で示す弾性緩衝体が分散配備されている。この弾性緩衝体18は、

例えばし字形に湾曲させた板ばねとして成り、その一辺をウエハステージ12の底面側に穿った係止穴19に嵌挿して保持されている。またウエハステージ12のウエハ受け面には、例えば直径6インチ、5インチ、4インチの各ウエハサイズに対応させるように、3段の階段状ステージ20Ⅰ、20Ⅱ、20Ⅲが形成されており、かつステージ毎に弾性緩衝体18が配備してある。

また第3図において、ウエハ保持機構6は、静電チャック21をチャック保持具22の下面に取付けた構造で、かつ静電チャック21の周上には複数箇所にウエハ離脱用ばね部材23がホルダ24を介して分散配備されている。ここでばね部材23は、静電チャック21に吸着保持されたウエハ15の周縁部を背後から押圧しており、かつそのばね力は静電チャック21のウエハ吸着力よりも弱いばね力に設定されている。なお図中、25、26は静電チャックに組み込まれた分割電極、27は電極への給電端子を示す。

次に前記した構成によるウエハ保持機構6とハ

ンドリング機構11のウエハステージ12との間で行うウエハ15の受け渡し動作を説明する。まず第4図において、ハンドリング機構11のウエハステージ12に載せてプロセス反応室1内に搬入したウエハ15をウエハ保持機構6へ受け渡すローディング工程では、ウエハステージ12がウエハ保持機構6の真下位置に移送されて来ると、ウエハ保持機構6が下降して静電チャック21(第3図)がウエハ15の上に着地して停止する。この過程でウエハステージ側では弾性緩衝体18が緩み、着地の衝撃を吸収するとともに、ウエハ15が静電チャック21のチャック面へ平行に密着するよう姿勢修正される。ここで静電チャック21の電極に電圧を印加することにより、ウエハ15が静電チャック21に正しく吸着保持されることになる。つまり、ウエハ保持機構6とハンドリング機構11との間に多少の位置ずれがあっても、この位置決めずれ分を吸収してウエハ15を安全、かつ確実にウエハ保持機構6へ受け渡すことができる。なお、ウエハの受け渡しが終わると、ウエハ保持機構6が定位置に上昇復帰

し、ウエハステージ12はハンドリング機構11の操作で第1ロック室8に戻る。

一方、プロセス処理後にウエハ15をウエハ保持機構6から離脱してハンドリング機構11のウエハステージ12へ受け渡しするアンロード工程では、ウエハステージ12をウエハ保持機構6の真下位置に移動し、さらにウエハ15を静電チャックに吸着したままウエハ保持機構6をウエハステージ12に接近する位置まで下降させる。ここで静電チャック21への電圧印加を停止すると、残留電荷による静電吸着力が低下する過程でウエハ離脱用ばね部材23のばね力が打ち勝つようになると、ウエハ15はばね力でチャック面から強制離脱し、下方に待機しているウエハステージ12上に落下して受け渡される。しかもこの受け渡し過程でも弾性緩衝体18が有効に働き、ウエハ15は衝撃なしにウエハステージ12に受容され、ウエハを破損から保護する。〔発明の効果〕

本発明による半導体ウエハ処理装置は、以上説明したように構成されているので、次記の効果を

奏する。

すなわち、ハンドリング機構に搭載したトレイ状のウエハステージに対し、ウエハを載せるウエハ受け面に弾性緩衝体を設置したことにより、ウエハ保持機構との間でウエハ受け渡しを行う際に多少の位置ずれがあっても、この位置ずれを吸収してウエハに不当な衝撃荷重を加えることなく安全、かつ確実に受け渡すことができる。

また、ウエハ保持機構に組み込まれた静電チャックに対し、そのチャック面側には静電チャックのウエハ保持力よりも弱い力でウエハを離脱方向に押圧付勢するウエハ離脱用ばね部材を備えたことにより、ウエハ保持機構に保持されているウエハを静電チャックから離脱させる際に静電チャックの残留吸着力の自然消失を待たずにばね力でウエハを強制離脱させることができる。しかも従来のガスブロー離脱方式で問題となっていたプロセス反応室の真空度への影響、ウエハの塵埃汚損などの問題も解消できる。

かくしてスループットが高く、かつウエハ受け

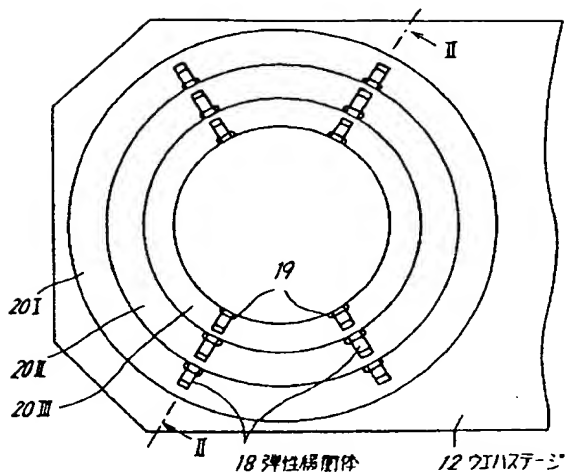
渡し動作に対する安全性、信頼性の向上が図れる半導体ウエハ処理装置が得られる。

#### 4. 図面の簡単な説明

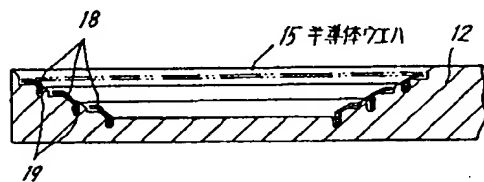
第1図、第2図はハンドリング機構に対する本発明実施例の構成を示す平面図、および第1図における矢視II-II断面図、第3図はウエハ保持機構に対する本発明実施例の構成図、第4図は本発明の実施対象となる半導体ウエハ処理装置の全体概要図である。各図において、

1：プロセス反応室、6：ウエハ保持機構、11：ハンドリング機構、12：ウエハステージ、15：半導体ウエハ、18：弾性緩衝体、21：静電チャック、23：ウエハ離脱用ばね部材。

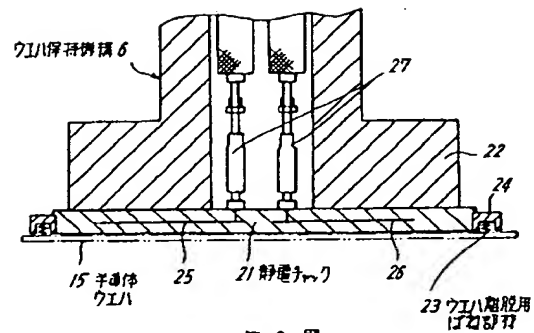
代理人弁護士 山口 誠



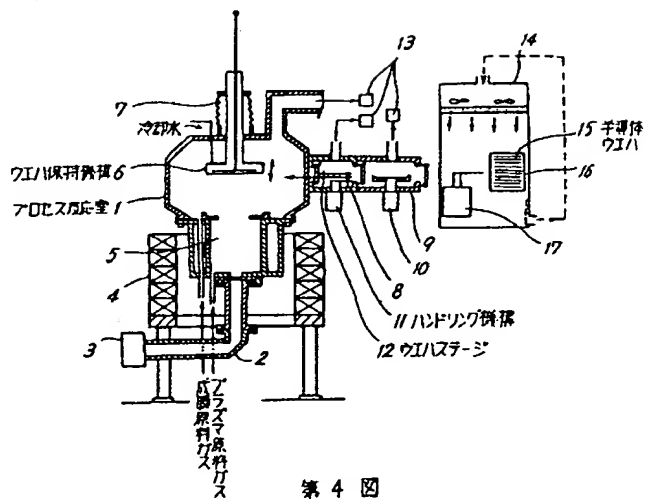
第 1 図



第 2 図



第 3 図



第 4 図